

## Deney 4: Senkron Sayıcılar

Senkron sayıcıların tasarımı, kurulması ve incelenmesi

### Kullanılan Elemanlar

LM555 Entegresi, 10 kOhm direnç, 100 kOhm direnç, 10 µF elektrolitik kondansatör, 100 nF kondansatör, 2 x 74HC73 (JK flip-flop), 74HC08(AND Kapısı), 4 x 330 ohm, 4 x Led

### Teorik Bilgiler

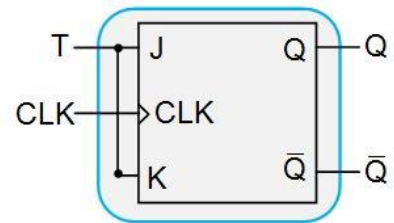
#### Senkron Sayıcılar

Senkron'un kelime anlamı aynı anda gerçekleşen veya eş zamanlı demektir. Senkron sayıcılar denilmesinin nedeni ise devrede bulunan flip-flop'ların aynı anda tetiklenmesi ve çıkış durumlarının aynı anda değişmesinden dolayıdır. Senkron sayıcılar 'eş zamanlı sayıcılar' veya 'paralel sayıcılar' diye de adlandırılırlar.

Senkron sayıcılar çalışma hızı açısından asenkron sayıcılara göre daha hızlıdır. Her bir durum için kullanılan devre elemanının yayılım gecikme süresi kadar gecikmesi vardır. Ancak tasarımda kullanılan devre elemanları asenkron sayıcılara göre daha çoktur.

Devre her saat darbesinde yeni bir duruma geçer. Senkron sayıcı istenen modda tasarlanabilir. Yani sayma işlemi istenen sayıya kadar yapılabilir. Tasarım yapılırken durum tablosu hazırlanarak çıkışların sırayla alacağı durumlar ve bunları elde etmek için girişlerinin alması gereken değerler yazılır. İstenen Q çıkışlarına bağlı olarak giriş fonksiyonları Karno haritasına aktarılır. Burada uygun sadeleştirmeler yapılır ve ikililerin girişlerinin kontrolü için gerekli lojik devreler bulunur. Böylece senkron sayıcı devresi tasarlanmış olur.

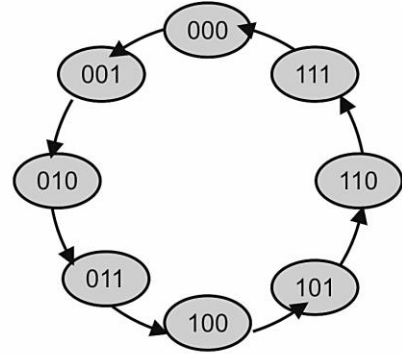
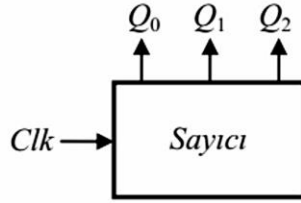
Aşağıda 3-bitlik Mod-8 senkron bir sayıcı T flip flopları kullanılarak tasarlanmıştır. Lojik devre JK flip-flopları kullanılarak yapılmıştır. (J ve K girişleri birleştirilerek T flip flopu olarak kullanılabilir.)



## Senkron devre tasarım adımları

Durum Değişkenleri:  $Q_2, Q_1, Q_0$

1.



2.

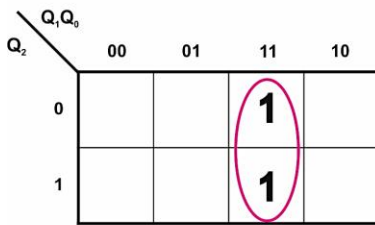
Flip-flop girişlerinin elde edilmesi

şimdiki durum $Q_2, Q_1, Q_0(n)$	gelecek durum $Q_2, Q_1, Q_0(n+1)$	Flip-flop girişleri		
		$T_2$	$T_1$	$T_0$
000	001	0	0	1
001	010	0	1	1
010	011	0	0	1
011	100	1	1	1
100	101	0	0	1
101	110	0	1	1
110	111	0	0	1
111	000	1	1	1

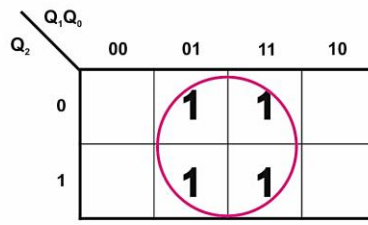
T Flip-Flop  
Uyarma Tablosu

$Q(n)$	$Q(n+1)$	T
0	0	0
0	1	1
1	0	1
1	1	0

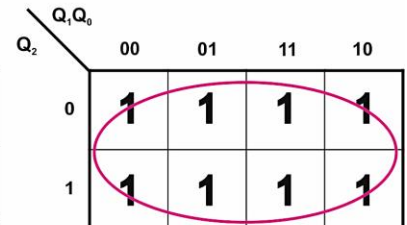
3.



$$T_2 = Q_1 Q_0$$

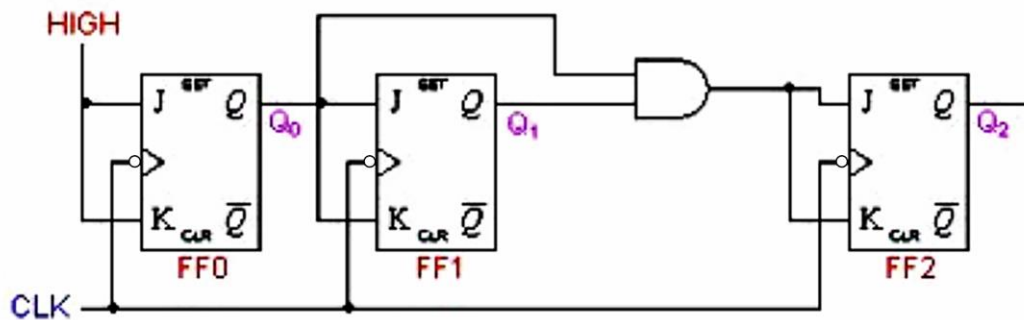


$$T_1 = Q_0$$



$$T_0 = 1$$

4.





3. Saat darbesi üretici devresi çıkışını clock sinyali olarak ilk flip-flop CLOCK girişine bağlayın.
4. Her bir clock darbesiyle çıkışların değişimini gözlemleyip tabloya kaydedin.

Clock	$Q_2$	$Q_1$	$Q_0$
0			
1			
2			
3			
4			
5			
6			
7			
8			
9			
10			

### Deney Sonuç Soruları

1. Laboratuvar uygulamasını Proteus programında tekrarlayıp raporlayınız. Çıkış sinyallerinin osiloskoptaki görüntüsünü rapora ekleyiniz.
2. Mod-6 senkron sayıcı tasarımı yapınız (2. Sayfadaki işlem sırasına göre). Clock ve çıkış sinyallerini çiziniz.
3. 3 bitlik geri sayan senkron devre tasarımı yapınız (2. Sayfadaki işlem sırasına göre).
4. Asenkron ve senkron sayıcıların farkları nelerdir?

### Kaynakça

- Bilişim Teknolojileri Alanı, Sayıcılar, Millî Eğitim Bakanlığı, Ankara, 2014