

DENEY 9: ALU'DA ARİTMETİK FONKSİYONLAR

ALU'da Aritmetik Fonksiyonlar

Kullanılan Elemanlar

1x74LS181 ALU Entegresi, 4 x switch, 4 x 4.7 kohm, 5 x 330 ohm, 5 x Led

Giriş (Deney-8)

ALU, birkaç farklı aritmetik ve lojik işlemi gerçekleştirebilen çok amaçlı bir cihazdır. Gerçekleştirilecek özel işlem, kullanıcı tarafından mod seçme girişlerine belirli bir binary kod yerleştirilerek seçilir. Mikroişlemciler de birçok operasyonel birimlerden biri olarak yerleşik ALU'lara sahip olabilirler. Bu gibi durumlarda yapılacak özel işlem yazılım komutlarıyla seçilir.

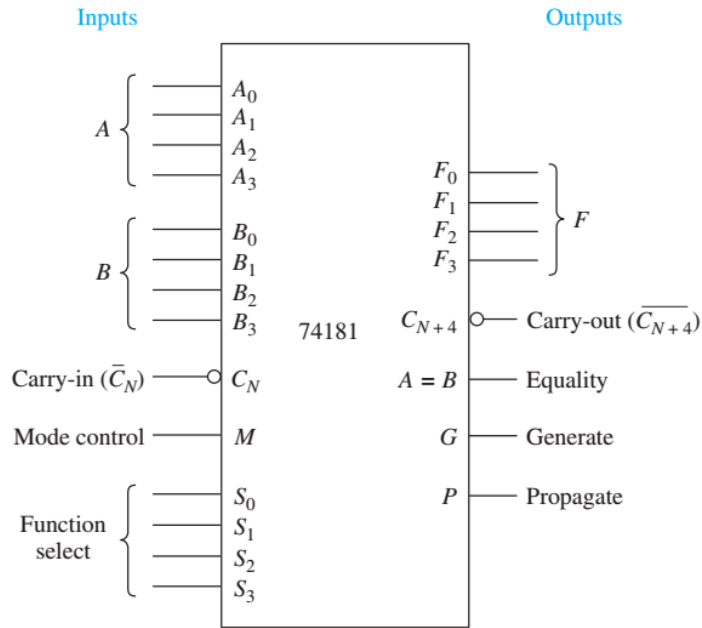
Bu deneyde kullanılacak ALU, 74LS181 (TTL) entegresidir. 74181, 16 aritmetik ve 16 lojik işlemi sağlayan 4 bit ALU'dur. Lojik sembolü ve fonksiyon tablosu Şekil 1 ve Tablo 1'de verilmiştir. Mod kontrol girişi (M), çalışma modunu lojik veya aritmetik olarak ayarlamak için kullanılır. M YÜKSEK ($M = H$) olduğunda, tüm dahili taşıyıcılar devre dışı bırakılır ve cihaz, fonksiyon tablosunda belirtildiği gibi ayrı bitler üzerinde (A_0 ila A_3 , B_0 ila B_3) lojik işlemleri gerçekleştirir. M DÜŞÜK ($M = L$) olduğunda, iç taşıyıcılar etkinleştirilir ve aygıt iki 4 bitlik binary girişlerde aritmetik işlemler gerçekleştirir.

Mod kontrolü (M) ayarlandıktan sonra, lojik veya aritmetik kategorilerinde 16 seçeneğiniz vardır. İsteddiğiniz özel fonksiyon, uygun binary kodun fonksiyon seçme girişlerine (S_3 ila S_0) uygulanarak seçilir.

Örneğin, $M = H$ ve $S_3S_2S_1S_0 = LLLL$ olursa F çıkışları A 'nın tümleyeni olacaktır (Tablo 1'deki, fonksiyon tablosuna bakınız). Yani $F_0 = \overline{A_0}$, $F_1 = \overline{A_1}$, $F_2 = \overline{A_2}$, $F_3 = \overline{A_3}$ olacaktır. Örneğin $M = H$ ve $S_3S_2S_1S_0 = HHHH$ olursa; F çıkışları $A + B$ (A veya B) 'ye eşit olacaktır. Yani, $F_0 = A_0 + B_0$, $F_1 = A_1 + B_1$, $F_2 = A_2 + B_2$, $F_3 = A_3 + B_3$ olur.

Fonksiyon tablosundan diğer lojik işlemlerin (AND, NAND, NOR, Ex-OR, Ex-NOR ve diğerleri) mevcut olduğunu görebiliriz. Fonksiyon tablosu, aynı zamanda $M = L$ durumunda mevcut olan 16 farklı aritmetik işlemin sonucunu gösterir. Listelenen sonuçların $\overline{C_N} = H$ (yani elde yok) iken elde edildiği unutulmamalıdır. $\overline{C_N} = L$ iken sonuçlara "1" eklenmelidir. Elde edilen tüm sonuçlar 2'nin tümleyeni şeklinde gösterilir. Fonksiyon tablosundaki "+" işaretinin manası lojik-OR ve "PLUS" kelimesinin manası aritmetik-TOPLAM'dır.

Mesela, A 'dan B 'yi çıkarmak için ($A_3A_2A_1A_0 - B_3B_2B_1B_0$), $M = L$ olarak ve $S_3S_2S_1S_0 = LHHH$ olarak ayarlanmalıdır. Burada sadece A eksi B 'yi elde etmek için 1 eklenmelidir. (Bu da, $\overline{C_N} = 0$ yapılarak elde edilebilir.) Ayrıca, 2'ye tümleyen çıkarma işlemi için, sonuç pozitif veya sıfır olduğunda, $\overline{C_{N+4}} = 0$ carry-out çıkışı (ödünç alma - borrow) üretilir. Bu görmezden gelinir.



Şekil 1. 74LS181 entegresi lojik sembolü [Kleitz]

Mode select				Logic functions	Arithmetic operations
S ₃	S ₂	S ₁	S ₀	(M = H)	(M = L)(C _n = H)
L	L	L	L	$F = \bar{A}$	$F = A$
L	L	L	H	$F = \overline{A + B}$	$F = A + B$
L	L	H	L	$F = \bar{A}B$	$F = A + \bar{B}$
L	L	H	H	$F = 0$	$F = \text{minus 1 (2's comp.)}$
L	H	L	L	$F = \overline{AB}$	$F = A \text{ plus } \bar{A}\bar{B}$
L	H	L	H	$F = \bar{B}$	$F = (A + B) \text{ plus } \bar{A}\bar{B}$
L	H	H	L	$F = A \oplus B$	$F = A \text{ minus } B \text{ minus } 1$
L	H	H	H	$F = \bar{A}\bar{B}$	$F = \bar{A}\bar{B} \text{ minus } 1$
H	L	L	L	$F = \bar{A} + B$	$F = A \text{ plus } AB$
H	L	L	H	$F = \overline{A \oplus B}$	$F = A \text{ plus } B$
H	L	H	L	$F = B$	$F = (A + \bar{B}) \text{ plus } AB$
H	L	H	H	$F = AB$	$F = AB \text{ minus } 1$
H	H	L	L	$F = 1$	$F = A \text{ plus } A^*$
H	H	L	H	$F = A + \bar{B}$	$F = (A + B) \text{ plus } A$
H	H	H	L	$F = A + B$	$F = (A + \bar{B}) \text{ plus } A$
H	H	H	H	$F = A$	$F = A \text{ minus } 1$

$F = A$ means:
 $F_0=A_0, F_1=A_1, F_2=A_2, F_3=A_3$

*Each bit is shifted to the next-more-significant position.

Tablo 1. 74LS181 entegresi fonksiyon tablosu [Kleitz]

FUNCTION TABLE

MODE SELECT INPUTS				ACTIVE LOW INPUTS & OUTPUTS		ACTIVE HIGH INPUTS & OUTPUTS	
S ₃	S ₂	S ₁	S ₀	LOGIC (M = H)	ARITHMETIC** (M = L) (C _n = L)	LOGIC (M = H)	ARITHMETIC** (M = L) (C _n = H)
L	L	L	L	\overline{A}	A minus 1	\overline{A}	A
L	L	L	H	\overline{AB}	\overline{AB} minus 1	$\overline{A + B}$	A + \overline{B}
L	L	H	L	A + B	AB minus 1	AB	A + B
L	L	H	H	Logical 1 minus 1	—	Logical 0 minus 1	—
L	H	L	L	$\overline{A + B}$	A plus (A + B)	\overline{AB}	A plus AB
L	H	L	H	\overline{B}	AB plus (A + B)	B	(A + B) plus AB
L	H	H	L	$A \oplus \overline{B}$	A minus B minus 1	$A \oplus B$	A minus B minus 1
L	H	H	H	$\overline{A + B}$	A + B	\overline{AB}	AB minus 1
H	L	L	L	AB	A plus (A + B)	$\overline{A + B}$	A plus AB
H	L	L	H	$A \oplus B$	A plus B	$A \oplus B$	A plus B
H	L	H	L	B	AB plus (A + B)	B	(A + B) plus AB
H	L	H	H	A + B	A + B	AB	AB minus 1
H	H	L	L	Logical 0 A plus A*	—	Logical 1 A plus A*	—
H	H	L	H	AB	\overline{AB} plus A	A + B	(A + \overline{B}) plus A
H	H	H	L	AB	AB plus A	A + B	(A + B) Plus A
H	H	H	H	A	A	A	A minus 1

L = LOW Voltage Level

H = HIGH Voltage Level

*Each bit is shifted to the next more significant position

**Arithmetic operations expressed in 2s complement notation

Tablo 2. 74LS181 entegresi giriş-çıkışlarının iki farklı şekilde değerlendirilmesi

Giriş ve çıkışlar “DÜŞÜKTE AKTİF” olarak kullanılacaksa tabloda “ACTIVE LOW INPUTS & OUTPUTS” sütununa bakılmalıdır.

Giriş ve çıkışlar “YÜKSEKTE AKTİF” varsayılırsa tabloda “ACTIVE HIGH INPUTS & OUTPUTS” sütununa bakılmalıdır.

Bu deney föyünde ALU “YÜKSEKTE AKTİF” şeklinde değerlendirilmiş ve Şekil-1, Tablo-1, Şekil-2’deki giriş-çıkışlar buna göre verilmiştir.

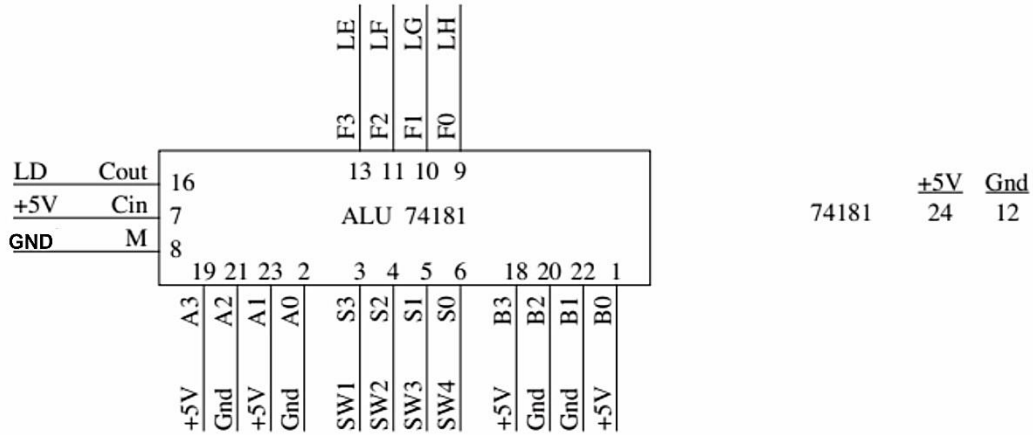
Deneyin Yapılışı

74181 ALU Aritmetik Fonksiyonları

A = 1010 ve B = 1001 olarak girilir ve M = “L” varsayılırsa, değişen S girişleriyle F çıkış değerlerini hesaplayın. Bulduğunuz değerleri Tablo 3’te “F - Tahmin Edilen” sütununa kaydedin.

Şekil 2’deki devreyi kurun.

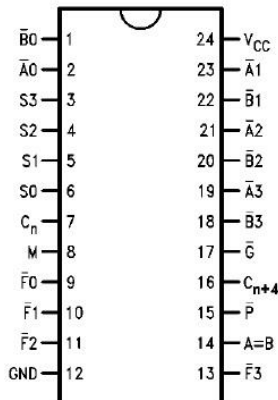
1. M = 0 ve Cin = 1 (Elde yok) olarak bağlayın.
2. S ($S_3S_2S_1S_0$) girişlerini şekildeki gibi switchlere sırayla bağlayın.
3. A ($A_3A_2A_1A_0$) ve B ($B_3B_2B_1B_0$) girişlerini, A = 1010 ve B = 1001 olacak şekilde bağlayın.
4. F çıkışlarına (LE, LF, LG, LH) ve Cout’a (LD) birer Led bağlayın. Ledleri breadboarda sırayla yerleştirin.
5. Fonksiyonları S girişine bağladığınız switchlerle seçip gözlenen F çıkışlarını Tablo 3’te “F – Gözlenen” sütununa kaydedin.
6. Tahmin edilen ve gözlenen F çıkışlarını karşılaştırın.



Şekil 2. Deneyin entegre bağlantıları

Connection Diagram

Pin Descriptions



Pin Names	Description
$\bar{A}0-\bar{A}3$	Operand Inputs (Active LOW)
$\bar{B}0-\bar{B}3$	Operand Inputs (Active LOW)
$S0-S3$	Function Select Inputs
M	Mode Control Input
C_n	Carry Input
$\bar{F}0-\bar{F}3$	Function Outputs (Active LOW)
A = B	Comparator Output
\bar{G}	Carry Generate Output (Active LOW)
\bar{P}	Carry Propagate Output (Active LOW)
C_{n+4}	Carry Output

Şekil 3. 74LS181 entegresi pin diyagramı ve tanımları

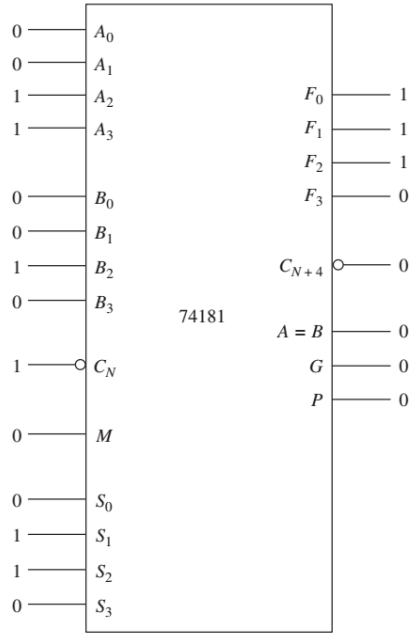
A = 1010, B = 1001, M = 0, Cin = 1 (no carry)

S3 SW1	S2 SW2	S1 SW3	S0 SW4	Fonksiyon	F - Tahmin Edilen Cout F3 F2 F1 F0	F - Gözlenen Cout F3 F2 F1 F0
0	0	0	0			
0	0	0	1			
0	0	1	0			
0	0	1	1			
0	1	0	0			
0	1	0	1			
0	1	1	0			
0	1	1	1			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			
1	1	1	1			

Tablo 3. Deney sonuçları tablosu

Deney Sonuç Soruları

1. Deneyi Proteus programında tekrarlayıp raporlayınız.
2. Aşağıdaki şekilde ALU entegresi, bir haneli heksadesimal toplayıcı olarak kullanılmak isteniyor. Test için C ve 2 (1100 + 0010), A ve B girişlerine input olarak veriliyor. Cevap C + 2 = E (1110) olması gerekirken, öyle olmuyor. Şekilde giriş ve çıkış değerleri etiketlidir. Sorunu/sorunları bulunuz.



Kaynakça

- Digital Electronics, A Practical Approach with VHDL, William Kleitz
- Elektrik Elektronik Teknolojisi, Lojik Uygulamaları 2, Millî Eğitim Bakanlığı, Ankara 2007