

DENEY 3: LOJİK DEVRELERİN NAND VE NOR KAPILARIYLA GERÇEKLEŞTİRİLMESİ

3.1. Deneyin Amacı

Her türlü lojik fonksiyonu sadece NAND veya NOR kullanılarak gerçekleştirilmek

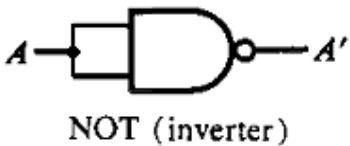
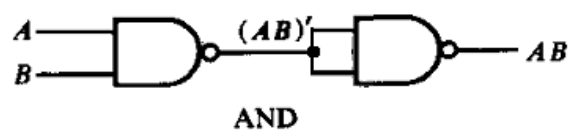
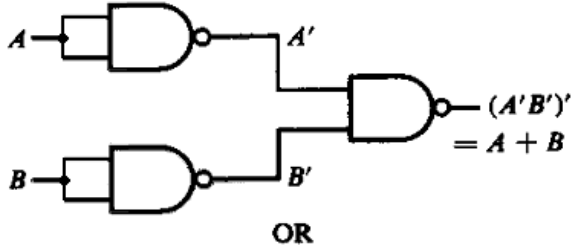
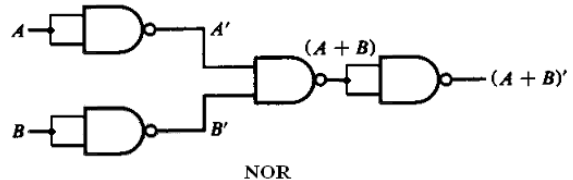
3.2. Kullanılan Elemanlar

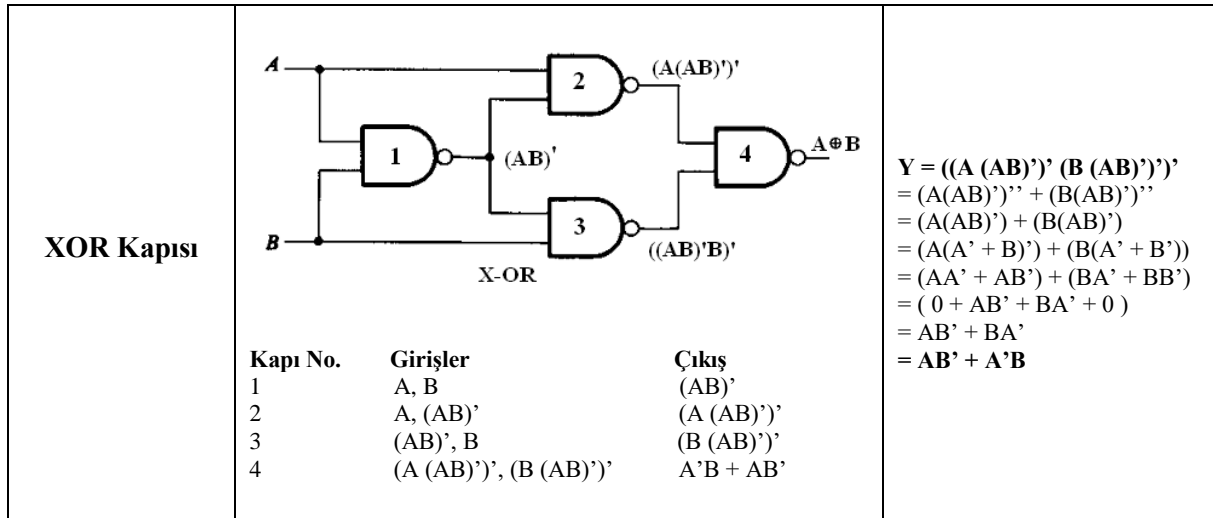
- 1 x 74HC00 (NAND Kapısı)
- 2 x 4,7k ohm
- 1 x 330 ohm
- 1 x Led

3.3. Teorik Bilgiler

NAND ve NOR kapıları kullanılarak her türlü lojik fonksiyon gerçekleştirilebilir. Bu yüzden bu kapılara universal (evrensel) kapılar da denir. Dijital devreler genelde AND ve OR kapıları yerine NAND ve NOR kapıları kullanılarak üretilir. Bu kapıların üretimi kolaydır ve dijital lojik entegrelerin üretiminde kullanılan temel kapılardır.

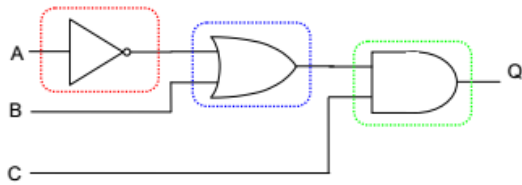
Sadece NAND Kapılarını Kullanarak Diğer Lojik Kapıların Elde Edilmesi

NOT Kapısı	 <p>NOT (inverter)</p>	$Y = (A.A)'$ $Y = (A)'$
AND Kapısı	 <p>AND</p>	$Y = ((A.B)')'$ $Y = (A.B)$
OR Kapısı	 <p>OR</p>	$Y = (A'.B')'$ $Y = A'' + B''$ $Y = A + B$
NOR Kapısı	 <p>NOR</p>	NOR kapısı, OR kapısının çıkışına NOT kapısı bağlanarak elde edilebilir. $Y = (A + B)'$

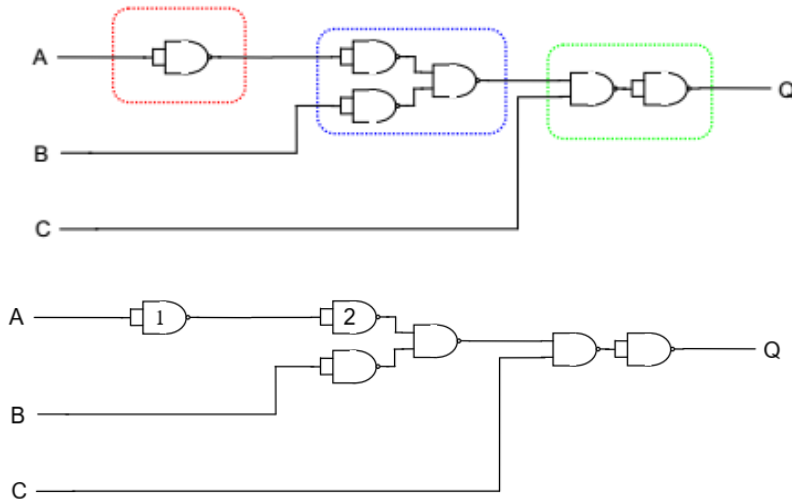


Lojik Bir Devrenin Kapılarını NAND Kapılarına Dönüştürme

ÖRNEK 1: Aşağıdaki lojik devreyi sadece NAND kapılarıyla elde ediniz.



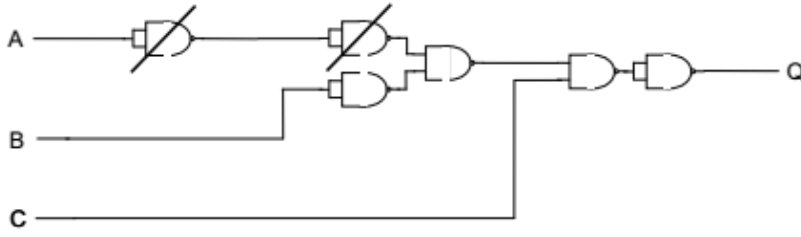
Önce her kapı kendi NAND kapı eşleniği ile değiştirilir. Sonra eşlenik devrelerin bağlantıları yapılır.



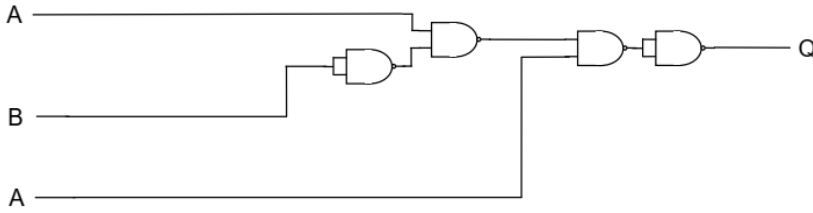
Elde edilen devreye bakılırsa 1 ve 2 numaralı kapıların aslında birer NOT kapısı olduğunu görülür. Eğer A sinyalinin bu kapılardan geçtiğini düşünersek aşağıdaki dönüşümleri elde ederiz:

$$A \rightarrow \bar{A} \rightarrow \bar{\bar{A}} = A$$

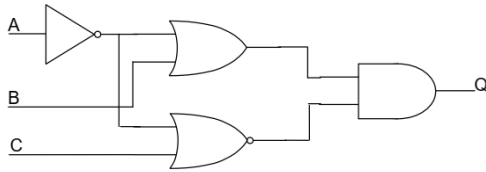
Bu yüzden bu iki kapı devreden kaldırılabilir.



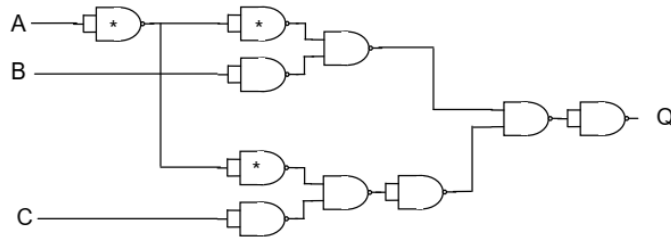
İndirgemeler yapıldıktan sonra aşağıdaki devre elde edilecektir.



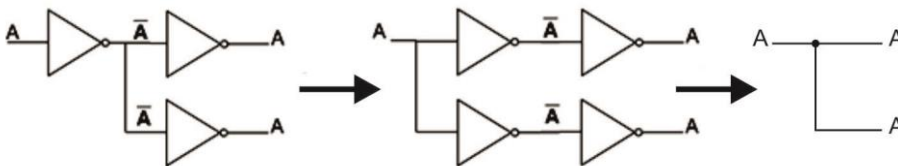
ÖRNEK 2: Aşağıdaki lojik devreyi sadece NAND kapılarıyla elde ediniz.



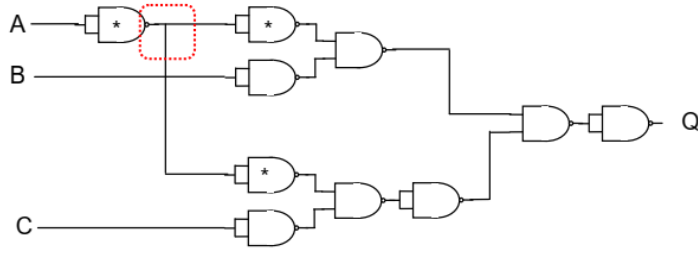
Her kapı kendi NAND eşdeğeriyle değiştirildiğinde aşağıdaki devre elde edilir.



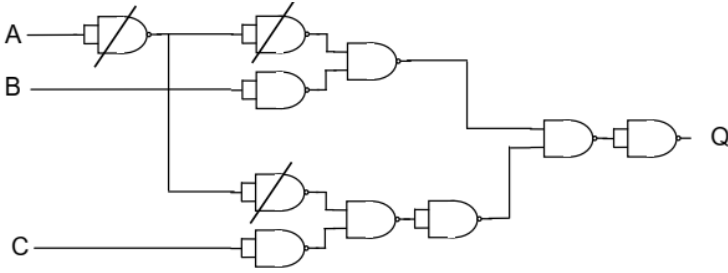
'*' işaretli kapıların indirgemesi özel bir durumdur. Bu üç kapı beraber kaldırılabilir. Böylece her iki kolun çıkışı A olacaktır. Aksi takdirde çıkış yanlış olur. Bunu aşağıdaki devreyle açıklayabiliriz. İlk devrede bir NOT kapısı düğümle iki NOT kapısına bağlanmıştır. İkinci devrede ise her kolda ikişer NOT kapısı vardır ve her iki devrenin de çıkışında A elde edilmiştir. Her iki devrede de indirgeme yapılırsa bütün kapılar indirgenecek ve düz hat kalacaktır.



Orijinal devreye tekrar bakalım:



Dikkat edilmesi gereken kısım, bir eviricinin birden fazla eviriciye düğümle bağlandığı kısımdır. Bu durumda indirgeme yapılırken üç kapı birden indirgenmelidir.



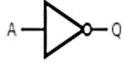

3.4. Deneyin Yapılışı


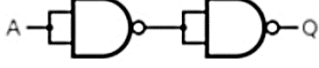
1. Arka sayfadaki tabloda ilk olarak NOT kapısının NAND kapısı kullanarak gerçekleştirilmesi verilmiştir. Tabloda gösterildiği gibi bir NAND kapısının iki girişini birbirine bağlayınız. Bir giriş ve bir çıkış için gerekli bağlantıları yaparak devreyi tamamlayınız.
2. Devreye güç verip istenen girişler için çıkışları elde edip doğruluk tablosunu doldurunuz.
3. Aynı işlemleri diğer kapılar için de tekrarlayınız.

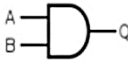
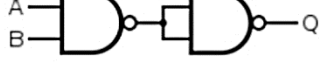
3.5. Deney Sonuç Soruları


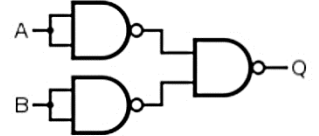
1. Deneyi Proteus programında tekrar edip rapora ekleyiniz.
2. 3 girişli bir NAND kapısını 2 girişli NAND kapılarıyla gerçekleştiriniz. Cevabınızı ispatlayınız.
3. $Y = A.B + B.C + A.C$ lojik denklemini NAND kapılarıyla gerçekleştiriniz. NOT kapısı sadeleştirme varsa yapınız. Proteus çizimini rapora ekleyiniz.

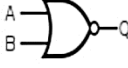
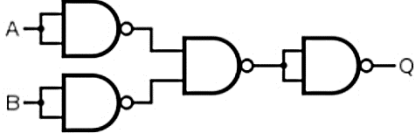
DENEY SONUÇLARI


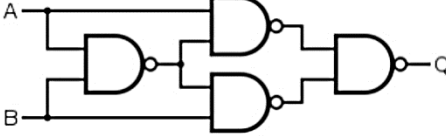
		<table border="1" style="width: 100%; border-collapse: collapse;"> <tr><th>A</th><th>Q</th></tr> <tr><td>0</td><td></td></tr> <tr><td>1</td><td></td></tr> </table>	A	Q	0		1		
A	Q								
0									
1									


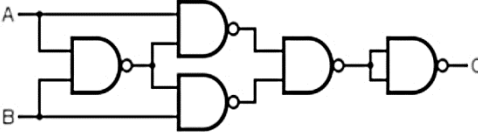
		<table border="1" style="width: 100%; border-collapse: collapse;"> <tr><th>A</th><th>Q</th></tr> <tr><td>0</td><td></td></tr> <tr><td>1</td><td></td></tr> </table>	A	Q	0		1		
A	Q								
0									
1									

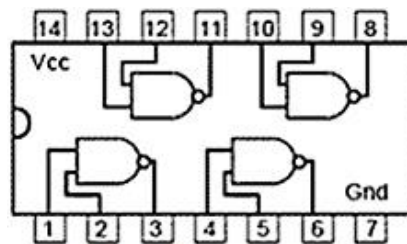
		<table border="1" style="width: 100%; border-collapse: collapse;"> <tr><th>A</th><th>B</th><th>Q</th></tr> <tr><td>0</td><td>0</td><td></td></tr> <tr><td>0</td><td>1</td><td></td></tr> <tr><td>1</td><td>0</td><td></td></tr> <tr><td>1</td><td>1</td><td></td></tr> </table>	A	B	Q	0	0		0	1		1	0		1	1		
A	B	Q																
0	0																	
0	1																	
1	0																	
1	1																	

		<table border="1" style="width: 100%; border-collapse: collapse;"> <tr><th>A</th><th>B</th><th>Q</th></tr> <tr><td>0</td><td>0</td><td></td></tr> <tr><td>0</td><td>1</td><td></td></tr> <tr><td>1</td><td>0</td><td></td></tr> <tr><td>1</td><td>1</td><td></td></tr> </table>	A	B	Q	0	0		0	1		1	0		1	1		
A	B	Q																
0	0																	
0	1																	
1	0																	
1	1																	

		<table border="1" style="width: 100%; border-collapse: collapse;"> <tr><th>A</th><th>B</th><th>Q</th></tr> <tr><td>0</td><td>0</td><td></td></tr> <tr><td>0</td><td>1</td><td></td></tr> <tr><td>1</td><td>0</td><td></td></tr> <tr><td>1</td><td>1</td><td></td></tr> </table>	A	B	Q	0	0		0	1		1	0		1	1		
A	B	Q																
0	0																	
0	1																	
1	0																	
1	1																	

		<table border="1" style="width: 100%; border-collapse: collapse;"> <tr><th>A</th><th>B</th><th>Q</th></tr> <tr><td>0</td><td>0</td><td></td></tr> <tr><td>0</td><td>1</td><td></td></tr> <tr><td>1</td><td>0</td><td></td></tr> <tr><td>1</td><td>1</td><td></td></tr> </table>	A	B	Q	0	0		0	1		1	0		1	1		
A	B	Q																
0	0																	
0	1																	
1	0																	
1	1																	

		<table border="1" style="width: 100%; border-collapse: collapse;"> <tr><th>A</th><th>B</th><th>Q</th></tr> <tr><td>0</td><td>0</td><td></td></tr> <tr><td>0</td><td>1</td><td></td></tr> <tr><td>1</td><td>0</td><td></td></tr> <tr><td>1</td><td>1</td><td></td></tr> </table>	A	B	Q	0	0		0	1		1	0		1	1		
A	B	Q																
0	0																	
0	1																	
1	0																	
1	1																	



7400 Quad 2 input
NAND Gates